

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-055223

(43)Date of publication of application : 27.02.1996

(51)Int.Cl.

G06T 11/00

(21)Application number : 06-188067

(71)Applicant : NEC CORP

(22)Date of filing : 10.08.1994

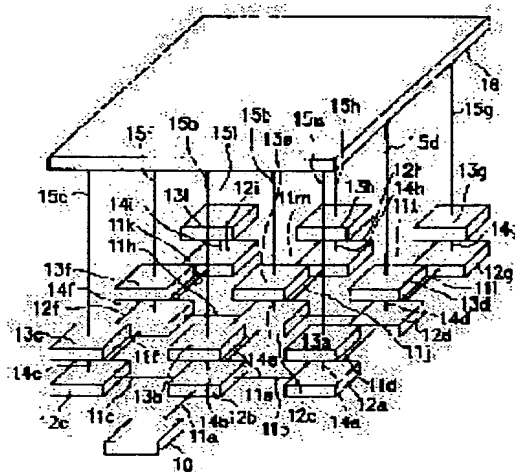
(72)Inventor : MATSUMOTO YUTAKA

(54) DRAWING DEVICE

(57)Abstract:

PURPOSE: To obtain a drawing device which converts drawing information into pixel information, speed up a process for storing the information in a frame memory, and flexibly copes with an increase in the number of pixels.

CONSTITUTION: The display screen of a graphic device is divided into, for example, nine areas, and drawing process parts 13a-13i performs drawing processes by the respective divided areas. The drawing information sent by a graphic process part 10 is sent to all the drawing process parts 13a-13i through communication lines 11a-11m and communication process parts 12a-12i. Pixel information on the screen is outputted in synchronism from the drawing process parts 13a-13i to a display unit 16. For the processes, the nine communication process parts 12a-12i are connected in a matrix by the communication lines 11a-11i and an optimum communication line may be selected to send the drawing information.



LEGAL STATUS

[Date of request for examination] 10.08.1994

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2746129

[Date of registration] 13.02.1998

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right] 13.02.2001

Copyright (C); 1998,2003 Japan Patent Office

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] A graphics-processing means to output drawing information, and two or more communications processing means connected to mutual [said / graphics-processing means and mutual] by the communication line in order to transmit said drawing information, Two or more drawing processing means to change and memorize said drawing information which connects with each of two or more of said communications processing means, and this communications processing means transmits to pixel information, Drawing equipment characterized by having a display means to display each pixel information which connected with said two or more drawing processing means, and this drawing processing means memorized, and being constituted.

[Claim 2] Drawing equipment according to claim 1 characterized by choosing 1 of two or more of said communication lines which connect between said two or more means of communications in the shape of a matrix by said communication line, and are connected to each means of communications, and transmitting said image information using the this chosen communication line.

[Claim 3] Said drawing processing means is drawing equipment according to claim 1 or 2 characterized by consisting of two or more frame memories holding said each pixel information, a drawing processor which stores pixel information in this frame memory, and a selection means to choose said pixel information sent to said display means.

[Claim 4] Said drawing equipment is drawing equipment given in either of claims 1-3 characterized by adjusting timing which measures the transfer time which said drawing information between said graphics-processing means and said two or more communications processing means is delivered, and sends out said pixel information to said display means based on said each transfer time of two or more of said drawing processing means.

[Claim 5] It is drawing equipment according to claim 4 characterized by adjusting actuation of said drawing processing means so that said drawing equipment has a display controller further, said two or more drawing processing means may synchronize and this display controller may perform processing which sends said pixel information stored in said frame memory to said display means.

[Translation done.]

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.*** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the drawing equipment which has the circuit which takes drawing of a high resolution screen with many pixels, such as a graphic device, and the synchronization of renewal of the screen of a multiscreen especially about drawing equipment.

[0002]

[Description of the Prior Art] Drawing 16 is the block diagram of the conventional graphic device. This graphic device consists of the graphics-processing section 160, the drawing processing section 161, and a drop 162. The drawing processing section 161 has the drawing processor 1611 and the frame memory 1612, and the drawing processor 1611 which inputted the drawing information which the graphics-processing section 160 outputs changes the drawing information into pixel information, and it stores it in a frame memory 1612. The indicator 162 has the display control 1621 and the display devices 1622, such as a cathode-ray tube. The display controller 1621 displays a graphic form and an alphabetic character on a display device 1622 based on the pixel information stored in the frame memory 1612.

[0003] In the above-mentioned graphic device, when the number of pixels which constitutes a drawing increases, it has the fault to which the period which updates a screen becomes long by lack of the throughput of a drawing processor, or protraction of the write-in time amount to a frame memory. Improvement in the speed of the drawing speed to a frame memory is attained by dividing the whole frame memory into two or more fields of the same magnitude, and assigning each pixel of each division field to a separate frame memory in JP,63-292376,A, in order to improve this fault.

[0004]

[Problem(s) to be Solved by the Invention] However, a graphic device in recent years is developing into high resolution-ization quickly. In order to require processing of a lot of [in order to accomplish this high resolution-ization] pixel data, the high-speed writing of the high-speed conversion to pixel information from drawing information and the pixel information on a frame memory is called for.

[0005] This invention aims at offering the drawing equipment which has the flexible correspondence nature to high-speed-izing of conversion to pixel information, and the storing processing to a frame memory and the increment in the number of pixels from drawing information.

[0006]

[Means for Solving the Problem] In order to attain this purpose, the drawing equipment of this invention A graphics-processing means to output drawing information, and two or more communications processing means connected to a graphics-processing means and mutual by the communication line in order to transmit drawing information, Two or more drawing processing means to change and memorize the drawing information which connects with each of two or more communications processing means, and this communications processing means transmits to pixel information, It connects with two or more drawing processing means, and is characterized by having a display means to display each pixel information which the drawing processing means memorized, and being constituted.

[0007] Moreover, it is good to choose 1 of two or more communication lines which connect between two

or more means of communications in the shape of a matrix by the communication line, and are connected to each means of communications, and to transmit image information using this selected communication line.

[0008] It is good to constitute from two or more frame memories which hold each pixel information for the above-mentioned drawing processing means, a drawing processor which stores pixel information in this frame memory, and a selection means to choose the pixel information sent to a display means.

[0009] Furthermore, drawing equipment is good to adjust timing which measures the transfer time which the drawing information between a graphics-processing means and two or more communications processing means is delivered, and sends out pixel information to a display means based on each transfer time of two or more drawing processing means.

[0010] Furthermore, drawing equipment is good to adjust actuation of a drawing processing means so that it has a display controller, and two or more drawing processing means may synchronize and processing which sends the pixel information stored in a frame memory to a display means may be performed by this display controller.

[0011]

[Function] Therefore, according to the drawing equipment of this invention, drawing information is outputted from a graphics-processing means, and drawing information is transmitted to two or more communications processing means mutually connected by the communication line. A drawing processing means changes this transmitted drawing information into pixel information, it memorizes, and each memorized pixel information is expressed as a display means. Thus, in order to carry out drawing processing of the drawing information on 1 in juxtaposition, it becomes possible to raise processing speed.

[0012]

[Example] Next, with reference to an accompanying drawing, the example of the drawing equipment by this invention is explained to a detail. Reference of drawing 1 - drawing 15 shows the example of the drawing equipment of this invention. Drawing 1 - drawing 14 show the 1st example among these drawings, and drawing 15 shows the 2nd example. drawing 1 - which shows the 1st example -- 3 and 14 are the block diagrams showing circuitry. Moreover, drawing 4 and 13 are drawings for explaining actuation.

[0013] In the circuitry block diagram of drawing 1 - drawing 3, the drawing processing section 13 whose drawing 3 is the configuration important section of drawing 2 again about one line into which drawing 1 divided the whole drawing equipment configuration of the 1st example into, and drawing 2 divided the whole configuration is further shown in the detail. The drawing equipment which drawing 1 shows is constituted by the one graphics-processing section 10, the nine communications processing sections 12, the nine image-processing sections 13, and one drop 16. That is, one frame is divided and constituted by nine image-processing networks.

[0014] In drawing 1, the display screen of a drop 16 is divided into nine fields, and the drawing processing sections 13a-13i which draw to each division field are connected with signal lines 15a-15i. the drawing processing sections 13a-13i -- signal lines 14a-14i -- the communications processing sections 12a-12i and each communications processing sections 12a-12i -- communication lines 11b-11m -- moreover, communications processing section 12b is mutually connected with the graphics-processing section 10 by communication line 11a, respectively.

[0015] In drawing 2 which detailed this processing network further, the communications processing section 12 is connected to the drawing processing section 13, respectively, and the communications processing section 12 is connected to other communications processing sections 12 by the communication line 11. The drawing processing section 13 is assigned for every field which divided the display screen. The drawing information which the graphics-processing section 10 disseminated is sent to the drawing processing section 13 via a communication line 11 and the communications processing section 12. By the drawing processor 21, the drawing processing section 13 changes the drawing information on the division field of the display screen currently assigned among the received drawing information into pixel

information, and stores it in a frame memory 22. The pixel information stored in the frame memory 22 is sent to a drop 16 through a selector 23. A drop 16 compounds the pixel information on each division field, and displays a graphic form and an alphabetic character on a screen.

[0016] Although the number of the drawing processing section 13 and the communications processing sections 12 changes according to the number of the fields of the divided display screen, in this example, the display screen is divided into nine fields and the frame memory 22 which the one drawing processing section 13 has is made into five pieces.

[0017] The drawing processing sections 13a-13i are carrying out the respectively same configuration, and show an example of the configuration of drawing processing section 13b to drawing 3. The drawing processing section 13 has two or more frame memories 22a-22e. Drawing PUROSSESSA 21 writes pixel information in frame memories 22a-22e according to the drawing information from communications processing section 12b sent via signal-line 14b. The pixel information stored in frame memories 22a-22e is sent to a drop 16 via a selector 23 and signal-line 15b.

[0018] In actuation of this example, the following phases are performed in order.

(1) Message transfer path decision phase (2) message transfer lag total time estimation phase (3) drawing execution phase [0019] In the above-mentioned (1) message transfer path decision phase, the communication lines 11a-11m used in order to tell the message which the graphics-processing section 10 of drawing 1 sent to each communications processing sections 12a-12i are determined. In drawing 4, communications processing section 12b which received the timer reset demand message 40 which the graphics-processing section 10 sent transmits the timer reset demand message 40 to the communications processing sections 12a, 12c, and 12e which adjoin, respectively (drawing 4 (I)). communications processing section 12a which received this timer reset demand message 40 -- in communications processing section 12e, communications processing section 12c sends the timer reset demand message 40 in 12d of communications processing sections to 12f of communications processing sections to the communications processing sections 12d, 12f, and 12h, respectively (drawing 4 (RO)).

[0020] At this time, 12d of communications processing sections and 12f of communications processing sections have received two timer reset demand messages 40, respectively. In such a case, the circuit closing demand message 41 is returned to the communications processing section which has sent the timer reset demand message 40 late so that the communications processing section which becomes the dispatch origin of subsequent messages may become only. When the timer reset demand message 40 has been sent to coincidence, the circuit closing demand message 41 is returned to the communications processing section chosen as arbitration.

[0021] Drawing 4 (Ha) shows as an example the case where 12d of communications processing sections and 12f of communications processing sections return the circuit closing demand message 41 to communications processing section 12e. In this case, 11g of communication lines which connect 12d of communications processing sections and communications processing section 12e, and 11h of communication lines which connect 12f of communications processing sections and communications processing section 12e become transmission of a message with the circuit 43 which is not used and which is closed (drawing 4 (NI)).

[0022] 12d of communications processing sections which received the timer reset demand message 40 -- in 12h of communications processing sections, 12f of communications processing sections sends the timer reset demand message 40 in 12g of communications processing sections to communications processing section 12i to 12g of communications processing sections, and communications processing section 12i, respectively. Since 12g of communications processing sections and communications processing section 12i have received two timer reset demand messages 40 at this time, the circuit closing demand message 41 is returned to 12h of communications processing sections (drawing 4 (HO)).

[0023] The circuit 42 which is used for transfer of a message by the above processing and which is opened and the circuit 43 which is not used for transfer of a message and which is closed are determined (drawing 4 (HE)).

[0024] In a time estimation phase, time amount until the message which the graphics-processing section

10 sent spreads round all the communications processing sections 12a-12i is found the above-mentioned (2) message transfer lag total. As for the communications processing sections 12g, 12h, and 12i to which only one is connected, the circuit 40 opened transmits the timer start demand messages 50a-50c, respectively, as drawing 5 R> 5 shows, and the transmitting time of day is recorded. Timer start demand message 50a sent from 12g of communications processing sections reaches the graphics-processing section 10 via the communications processing sections 12d, 12a, and 12b. Timer start demand message 50c sent from communications processing section 12i reaches the graphics-processing section 10 via the communications processing sections 12f, 12c, and 12b. In the meantime, in the communications processing sections 12a-12f, the time of day which transmitted the timer start demand messages 50a-50c is recorded.

[0025] The timer start demand messages 50a-50c which reached the graphics-processing section 10 are returned as timer stop demand messages 60a-60c, as drawing 6 shows, and they are transmitted to each communications processing sections 12a-12i. In the meantime, in each communications processing sections 12a-12i, a difference with the transmitting time of day of the timer start demand messages 50a-50c which recorded the time of day which received the timer stop demand messages 60a-60c, and recorded the point is searched for as timer values 91a-91i, and the value is sent to the graphics-processing section 10 as timer value informative messages 70a-70i, as shown in drawing 7.

[0026] The graphics-processing section 10 receives the timer value informative messages 70a-70i, and extracts the maximum in the timer values 91a-91i as a maximum timer value 92. This maximum timer value 92 is sent out as a maximum timer value informative message 80, as shown in drawing 8. The maximum timer value informative message 80 is transmitted to each communications processing sections 12a-12i. Each communications processing sections 12a-12i which received the maximum timer value informative message 80 ask each communications processing section 12a - 12i of every for the amendment time amount 90a-90i.

[0027] The timer value of 91g of 12g of communications processing sections is assumed below to be max, $91g=92$ [i.e.,], and how to ask for amendment time amount 90b in communications processing section 12b is explained. Drawing 9 sets a time-axis as an axis of abscissa, carries out the chart of a series of actuation of drawing 5 - drawing 8, and shows the relation of the amendment time amount 90b and the maximum timer value 92 in communications processing section 12b. Moreover, the axis of ordinate expresses notionally the cascade-[the hierarchy of 93g - the lower berth 94 of an upper case] processing actuation in the communications processing sections 12g, 12d, 12a, and 12b and the graphics-processing section 10. Processing shifts to the right from Hidari of drawing 9, and a series of processing actuation begins from the transmission 95 of the timer start demand message which is 93g of actuation which is 12g of communications processing sections. 93g of the above-mentioned actuation serves as the reception 96 of a timer start demand message and transmission 95 which are 93d of actuation of 12d of communications processing sections, and it carries out sequential shift to of operation 93of communications processing section 12a of the next step a. The transmission 95 of communications processing section 12b turns into the reception 96 of the graphics-processing section 10, and is continued to the transmission 97 of a timer stop demand message. The sequential transfer of this transmission 97 is carried out to each communications processing sections 12b-12g.

[0028] Amendment time amount 90b in a series of above-mentioned actuation is a difference, time amount after the graphics-processing section 10 sends a message until communications processing section 12b receives the sent message, and time amount, i.e., time amount until 12g of latest communications processing sections receives, until all the communications processing sections 12a-12i receive the message. Timer value 91b corresponds the twice of time amount after the graphics-processing section 10 sends a message until communications processing section 12b receives the sent message. It can ask for amendment time amount 90b in of operation 93of communications processing section 12b b by the following formula.

[0029] In the communications processing sections 12a, 12c-12i besides amendment time amount $90b = (\text{maximum timer value } 92 - \text{value } 91b)/2$, the amendment time amount 90a, 90c-90i can be similarly found

from each one of timer values.

[0030] In the above-mentioned (3) drawing execution phase, drawing of a screen is actually performed. The drawing information on a screen is told to each communications processing sections 12a-12i as a drawing demand message 100, as shown in drawing 10. Each communications processing sections 12a-12i tell the drawing demand message 100 which received to the drawing processing sections 13a-13i (drawing 1). For example, in drawing processing section 13b, drawing PUROSSESSA 21 writes pixel information in frame memory 22a according to the drawing information on the drawing demand message 100 (drawing 3). Processing with the same said of other drawing processing sections 13a, 13c-12i is performed. If the writing of pixel information is completed, as drawing 11 shows, the completion informative messages 110a-110i of drawing will be sent to the graphics-processing section 10. If the completion informative messages 110a-110i of drawing from each communications processing sections 12a-12i are received altogether, the graphics-processing section 10 will send the renewal demand message 120 of a screen, as drawing 12 shows.

[0031] Communications processing section 12b is explained for processing of the communications processing sections 12a-12i which received the renewal demand message 120 of a screen as an example. Communications processing section 12b which received the renewal demand message 120 of a screen performs dispatch 134 of the renewal instruction of a screen to drawing PUROSSESSA 21 (drawing 3 R> 3) after the latency time of amendment time amount 90b, as shown in drawing 13. Drawing PUROSSESSA 21 which received the renewal instruction of a screen gives directions to a selector 23 through a signal line 25 (drawing 3) so that the contents of frame memory 22a may be outputted to signal-line 15b (drawing 1, drawing 3). As for this processing, other communications processing sections 12a, 12c-12i and drawing processing sections 13a, 13c-13i are also performed similarly.

[0032] When sending the drawing demand message 100 and the renewal demand message 120 of a screen continuously, the difference of the count of dispatch of the drawing demand message 100 and the count of dispatch of the renewal demand message 120 of a screen controls the graphics-processing section 10 not to exceed the number of frame memories 22a-22e (here, for it to be 5). Moreover, in the drawing processing sections 13a-13i, if pixel information is written in frame memory 22a, and pixel information is written next in frame memory 22b and it writes in to frame memory 22e, next, the processing which returns to frame memory 22a will be repeated.

[0033] A selector 23 changes similarly selection of the frame memories 22a-22e which output pixel information to signal-line 15b, and goes. In selection of these frame memories 22a-22e, since the graphics-processing section 10 is controlling dispatch of the drawing message 100 and the renewal demand message 120 of a screen, before the pixel information on frame memories 22a-22e is outputted to signal-line 15b, it is not overwritten.

[0034] The indicator 16 consists of display control 140 and a display device 142, as shown in drawing 14. The display controller 140 changes the signal of signal lines 15a-15i into the control signal of a display device 142, and outputs it to the display device control signal 141. A display device 142 displays the image of a screen with the control signal.

[0035] The 2nd example is explained. The 2nd configuration and actuation in an example are the same as the 1st example except drop 16. The configuration of the drop 16 in the 2nd example is shown in drawing 15. As shown in drawing 15, display devices 152a-152i and the display controllers 150a-150i are assigned for every viewing area of a screen. The display controllers 150a-150i change the signal of signal lines 15a-15i into the control signal of display devices 152a-152i, and output it to the display device control signals 151a-151i. Display devices 152a-152i display a graphic form and an alphabetic character on a screen with the control signal.

[0036] Since according to each above-mentioned example a screen is divided into two or more fields and it draws in the drawing processing section of dedication of each field, a screen can be drawn at a high speed. Since it is the structure mutually connected by the communication line, the drawing processing section can respond by adding the communications processing section and the drawing processing section, even when the number of pixels increases by high resolution-ization of the display screen. Moreover,

since renewal of the viewing area of the screen which each drawing processing section takes charge of is performed synchronously, renewal of a viewing area is not performed scatteringly.

[0037] In addition, although an above-mentioned example is an example of suitable operation of this invention, in the range which is not limited to this and does not deviate from the summary of this invention, deformation implementation is variously possible for it. For example, although the image data of one frame was divided nine and processed in the above-mentioned example, the number of partitions is not restricted to 9.

[0038]

[Effect of the Invention] Like [explanation / above / it is ***** and], the drawing equipment of this invention is transmitted to two or more communications processing means by which the drawing information on 1 was mutually connected by the communication line, is changed into pixel information by each drawing processing means, and is memorized. Each memorized pixel information is expressed as a display means. Thus, in order to carry out drawing processing of the drawing information on 1 in juxtaposition, access to video space is distributed, and high-speed-ization of processing is attained. By increasing a juxtaposition processing number of stages, correspondence flexible to the increment in drawing information is attained. Moreover, application to a multi-vision system is also possible for this invention.

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-55223

(43) 公開日 平成8年(1996)2月27日

(51) Int.Cl.⁶

識別記号

庁内整理番号

F I

技術表示箇所

G 0 6 T 11/00

9365-5H

G 0 6 F 15/ 72

A

審査請求 有 請求項の数 5 O L (全 10 頁)

(21) 出願番号 特願平6-188067

(22) 出願日 平成6年(1994)8月10日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 松本 裕

東京都港区芝五丁目7番1号 日本電気株式会社内

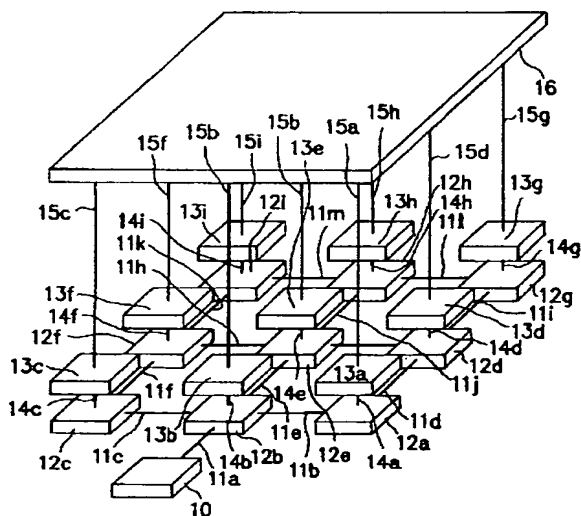
(74) 代理人 弁理士 丸山 隆夫

(54) 【発明の名称】 描画装置

(57) 【要約】

【目的】 描画情報から画素情報への変換およびフレームメモリへの格納処理の高速化と、画素数増加への柔軟な対応性を有する描画装置を得る。

【構成】 グラフィック装置の表示画面を、例えば九つの領域に分割し、各分割領域毎の描画を描画処理部13a~13iにて行う。図形処理部10から発信される描画情報は、通信回線11a~11mと通信処理部12a~12iを経由して全ての描画処理部13a~13iに伝えられる。表示器16に対して画面の画素情報が描画処理部13a~13iから同期して出力される。この処理において、9個の通信処理部12a~12iはマトリクス状に通信回線11a~11iで接続され、最適な通信回線を選択して描画情報を伝達するとよい。



1

【特許請求の範囲】

【請求項1】 描画情報を出力する図形処理手段と、前記描画情報を伝達するために前記図形処理手段および相互に通信回線で接続された複数の通信処理手段と、前記複数の通信処理手段のそれぞれと接続され、該通信処理手段が伝達する前記描画情報を画素情報に変換して記憶する複数の描画処理手段と、前記複数の描画処理手段と接続され、該描画処理手段が記憶したそれぞれの画素情報を表示する表示手段とを有して構成されたことを特徴とする描画装置。

【請求項2】 前記複数の通信手段の間を前記通信回線でマトリクス状に接続し、各々の通信手段に接続される複数の前記通信回線の1を選択し、該選択された通信回線を用いて前記画像情報を伝達することを特徴とする請求項1記載の描画装置。

【請求項3】 前記描画処理手段は、前記それぞれの画素情報を保持する複数のフレームメモリと、該フレームメモリに画素情報を格納する描画プロセッサと、前記表示手段に送る前記画素情報を選択する選択手段とから構成されることを特徴とする請求項1または2記載の描画装置。

【請求項4】 前記描画装置は、前記図形処理手段と前記複数の通信処理手段との間における前記描画情報が伝達される伝達時間を測定し、前記複数の描画処理手段のそれぞれの前記伝達時間に基づいて前記画素情報を前記表示手段に送り出すタイミングの調整を行うことを特徴とする請求項1から3のいずれかに記載の描画装置。

【請求項5】 前記描画装置はさらに表示コントローラを有し、該表示コントローラは、前記フレームメモリに格納している前記画素情報を前記表示手段に送る処理を前記複数の描画処理手段が同期して行うように、前記描画処理手段の動作を調整することを特徴とする請求項4記載の描画装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、描画装置に関し、特にグラフィック装置等の画素数の多い高解像度画面の描画やマルチスクリーン画面の更新の同期をとる回路を有する描画装置に関する。

【0002】

【従来の技術】 図16は、従来のグラフィック装置のブロック図である。このグラフィック装置は、図形処理部160と描画処理部161および表示器162から構成されている。描画処理部161は描画プロセッサ1611とフレームメモリ1612とを有しており、図形処理部160が出力する描画情報を入力した描画プロセッサ1611は、その描画情報を画素情報に変換しフレームメモリ1612に格納する。表示器162は、表示コントロール1621と陰極線管等の表示デバイス1622とを有している。表示コントローラ1621は、フレー

2

ムメモリ1612に格納されている画素情報に基づいて、表示デバイス1622に図形や文字を表示させる。

【0003】 上記のグラフィック装置では、図面を構成する画素数が増加した場合、描画プロセッサの処理能力の不足やフレームメモリへの書き込み時間の長期化により、画面を更新する周期が長くなる欠点を有する。この欠点を改善するために、例えば特開昭63-292376号公報では、フレームメモリ全体を同じ大きさの複数の領域に分割し、各分割領域の各画素を別個のフレームメモリに割り当てることにより、フレームメモリへの書き込み速度の高速化を図っている。

【0004】

【発明が解決しようとする課題】 しかしながら、近年のグラフィック装置は高解像度化へ急速に発展してきている。この高解像度化を成就するためには、多量の画素データの処理を要するため、描画情報から画素情報へ的高速変換と、フレームメモリへの画素情報の高速度の書き込みが求められる。

【0005】 本発明は、描画情報から画素情報への変換およびフレームメモリへの格納処理の高速化と、画素数増加への柔軟な対応性を有する描画装置を提供することを目的とする。

【0006】

【課題を解決するための手段】 かかる目的を達成するため、本発明の描画装置は、描画情報を出力する図形処理手段と、描画情報を伝達するために図形処理手段および相互に通信回線で接続された複数の通信処理手段と、複数の通信処理手段のそれぞれと接続され、この通信処理手段が伝達する描画情報を画素情報に変換して記憶する複数の描画処理手段と、複数の描画処理手段と接続され、描画処理手段が記憶したそれぞれの画素情報を表示する表示手段とを有して構成されたことを特徴としている。

【0007】 また、複数の通信手段の間を通信回線でマトリクス状に接続し、各々の通信手段に接続される複数の通信回線の1を選択し、この選択された通信回線を用いて画像情報を伝達するとよい。

【0008】 上記の描画処理手段を、それぞれの画素情報を保持する複数のフレームメモリと、このフレームメモリに画素情報を格納する描画プロセッサと、表示手段に送る画素情報を選択する選択手段とから構成するとよい。

【0009】 さらに、描画装置は、図形処理手段と複数の通信処理手段との間における描画情報が伝達される伝達時間を測定し、複数の描画処理手段のそれぞれの伝達時間に基づいて画素情報を表示手段に送り出すタイミングの調整を行うとよい。

【0010】 さらに、描画装置は表示コントローラを有し、この表示コントローラにより、フレームメモリに格納している画素情報を表示手段に送る処理を複数の描画

処理手段が同期して行うように、描画処理手段の動作を調整するとよい。

【0011】

【作用】したがって、本発明の描画装置によれば、図形処理手段から描画情報が出力され、相互に通信回線で接続された複数の通信処理手段へ描画情報が伝達される。この伝達された描画情報を描画処理手段が画素情報に変換して記憶し、記憶したそれぞれの画素情報は表示手段で表示される。このように、1の描画情報を並列的に描画処理するため、処理速度を高めることが可能となる。

【0012】

【実施例】次に添付図面を参照して本発明による描画装置の実施例を詳細に説明する。図1～図15を参照すると本発明の描画装置の実施例が示されている。これらの図の内、図1～図14は第1の実施例、図15は第2の実施例を示している。第1の実施例を示す図1～3、14は、回路構成を示すブロック図である。また、図4および13は、動作を説明する為の図である。

【0013】図1～図3の回路構成ブロック図において、図1が第1の実施例の描画装置の全体構成を、図2が全体構成を分割した1系統を、また図3は図2の構成要部である描画処理部13をさらに詳細に示している。図1が示す描画装置は、1個の図形処理部10と9個の通信処理部12と9個の画像処理部13と1個の表示器16とにより構成される。つまり、1フレームが9つの画像処理系統に分割され構成されている。

【0014】図1において、表示器16の表示画面は9つの領域に分割されており、各分割領域に対して描画を行う描画処理部13a～13iが信号線15a～15iで接続されている。描画処理部13a～13iは信号線14a～14iにより通信処理部12a～12iと、各通信処理部12a～12iは通信回線11b～11mにより、また通信処理部12bは通信回線11aにより図形処理部10とそれぞれ相互に接続されている。

【0015】この処理系統をさらに詳細化した図2において、描画処理部13にはそれぞれ通信処理部12が接続されており、通信処理部12は通信回線11により他の通信処理部12に接続されている。表示画面を分割した領域毎に描画処理部13を割り当てる。図形処理部10が発信した描画情報は、通信回線11と通信処理部12を経由して描画処理部13に送られる。描画処理部13は受け取った描画情報の内、割り当てられている表示画面の分割領域の描画情報を描画プロセッサ21によって画素情報に変換し、フレームメモリ22に格納する。フレームメモリ22に格納されている画素情報は、セクタ23を経て表示器16に送られる。表示器16は、各分割領域の画素情報を合成して画面に図形や文字を表示する。

【0016】分割した表示画面の領域の数に応じて、描画処理部13と通信処理部12の数は変化するが、本実

施例では表示画面を9つの領域に分割し、1個の描画処理部13の持つフレームメモリ22を5個としている。

【0017】描画処理部13a～13iは、それぞれ同一の構成をしており、図3に描画処理部13bの構成の一例を示す。描画処理部13は、複数のフレームメモリ22a～22eを持っている。描画プロセッサ21は、信号線14bを経由して送られてくる通信処理部12bからの描画情報に従って、フレームメモリ22a～22eに画素情報を書き込む。フレームメモリ22a～22eに格納されている画素情報は、セクタ23と信号線15bを経由して表示器16に送られる。

【0018】本実施例の動作において、以下のフェーズが順番に実行される。

- (1) メッセージ伝達経路決定フェーズ
- (2) メッセージ伝達遅延時間評価フェーズ
- (3) 描画実行フェーズ

【0019】上記の(1)メッセージ伝達経路決定フェーズでは、図1の図形処理部10が発信したメッセージを各通信処理部12a～12iに伝えるために使用する通信回線11a～11mを決定する。図4において、図形処理部10が発信したタイマーリセット要求メッセージ40を受信した通信処理部12bは、それぞれ隣接する通信処理部12a、12c、12eにタイマーリセット要求メッセージ40を送信する(図4(イ))。このタイマーリセット要求メッセージ40を受信した通信処理部12aは通信処理部12dへ、通信処理部12eは通信処理部12d、12f、12hへ、通信処理部12cは通信処理部12fへ、それぞれタイマーリセット要求メッセージ40を送る(図4(ロ))。

【0020】この時に、通信処理部12dと通信処理部12fは、それぞれ2つのタイマーリセット要求メッセージ40を受信している。このような場合には、以降のメッセージの発信元となる通信処理部が唯一になるように、遅くタイマーリセット要求メッセージ40を送って来た通信処理部に対して、回線クローズ要求メッセージ41を送り返す。同時にタイマーリセット要求メッセージ40が送られて来た場合には、任意に選択した通信処理部に対して回線クローズ要求メッセージ41を返す。

【0021】図4(ハ)は、通信処理部12dと通信処理部12fが通信処理部12eに対し回線クローズ要求メッセージ41を返した場合を例として示している。この場合、通信処理部12dと通信処理部12eをつなぐ通信回線11gと、通信処理部12fと通信処理部12eをつなぐ通信回線11hは、メッセージの伝送には使用しないクローズされている回線43となる(図4(ニ))。

【0022】タイマーリセット要求メッセージ40を受信した通信処理部12dは通信処理部12gへ、通信処理部12hは通信処理部12gと通信処理部12iへ、通信処理部12fは通信処理部12iへ、それぞれタイ

マリーセット要求メッセージ40を送る。このとき、通信処理部12gと通信処理部12iは2つのタイマリーセット要求メッセージ40を受信しているため、回線クローズ要求メッセージ41を通信処理部12hに送り返す(図4(ホ))。

【0023】以上の処理によりメッセージの伝達に使用するオープンされている回線42とメッセージの伝達には使用しないクローズされている回線43が決定される(図4(ヘ))。

【0024】上記の(2)メッセージ伝達遅延時間評価フェーズでは、図形処理部10が発信したメッセージが全ての通信処理部12a~12iに行き渡るまでの時間を求める。オープンされている回線40が1つしか接続されていない通信処理部12g、12h、12iは、図5で示すようにタイマースタート要求メッセージ50a~50cをそれぞれ送信し、その送信時刻を記録する。通信処理部12gから発信されたタイマースタート要求メッセージ50aは、通信処理部12d、12a、12bを経由して図形処理部10に到達する。通信処理部12iから発信されたタイマースタート要求メッセージ50cは、通信処理部12f、12c、12bを経由して図形処理部10に到達する。この間、通信処理部12a~12fでは、タイマースタート要求メッセージ50a~50cを送信した時刻を記録しておく。

【0025】図形処理部10に到達したタイマースタート要求メッセージ50a~50cは、図6で示すようにタイマーストップ要求メッセージ60a~60cとして送り返され、各通信処理部12a~12iへ伝達される。その間、各通信処理部12a~12iでは、タイマーストップ要求メッセージ60a~60cを受信した時刻を記録し、先ほど記録したタイマースタート要求メッセージ50a~50cの送信時刻との差をタイマー値91a~91iとして求め、その値を図7に示すようにタイマー値通知メッセージ70a~70iとして図形処理部10に送る。

【0026】図形処理部10は、タイマー値通知メッセージ70a~70iを受信し、タイマー値91a~91iの中の最大値を最大タイマー値92として抽出する。この最大タイマー値92を、図8に示すように、最大タイマー値通知メッセージ80として送り出す。最大タイマー値通知メッセージ80は、各通信処理部12a~12iに伝達される。最大タイマー値通知メッセージ80を受信した各通信処理部12a~12iは、それぞれの通信処理部12a~12i毎に補正時間90a~90iを求める。

【0027】以下において、通信処理部12gのタイマー値91gを最大、つまり91g=92と仮定して、通信処理部12bにおける補正時間90bの求め方を説明する。図9は、図5~図8の一連の動作を横軸を時間軸として図化したものであり、通信処理部12bにおける

補正時間90bと最大タイマー値92との関係を示している。また縦軸は、上段の93g~下段94の階層が、通信処理部12g、12d、12a、12bおよび図形処理部10におけるカスケード的処理動作を概念的に表している。図9の左から右へ処理が移行し、通信処理部12gの動作93gであるタイマースタート要求メッセージの送信95から、一連の処理動作が開始する。上記の動作93gは、通信処理部12dの動作93dであるタイマースタート要求メッセージの受信96および送信95となり、次段の通信処理部12aの動作93aへと順次移行する。通信処理部12bの送信95は、図形処理部10の受信96となり、タイマーストップ要求メッセージの送信97へ継続される。この送信97は、各通信処理部12b~12gへ順次伝達される。

【0028】上記の一連の動作における補正時間90bとは、図形処理部10が発信したメッセージからその発信したメッセージを通信処理部12bが受信するまでの時間と、そのメッセージを全ての通信処理部12a~12iが受信するまでの時間、即ち最も遅かった通信処理部12gが受信するまでの時間、との差である。タイマー値91bは、図形処理部10が発信したメッセージから、その発信したメッセージを通信処理部12bが受信するまでの時間の2倍に相当する。通信処理部12bの動作93bにおける補正時間90bは、下記の式により求めることができる。

【0029】補正時間90b=(最大タイマー値92-値91b)/2

他の通信処理部12a、12c~12iにおいても同様に、各自のタイマー値から補正時間90a、90c~90iを求めることができる。

【0030】上記の(3)描画実行フェーズでは画面の描画が実際に行われる。画面の描画情報は図10に示すように、描画要求メッセージ100として各通信処理部12a~12iに伝えられる。各通信処理部12a~12iは、受信した描画要求メッセージ100を描画処理部13a~13i(図1)に伝える。例えば描画処理部13bでは、描画要求メッセージ100の描画情報に応じて描画プロセッサ21がフレームメモリ22aに画素情報を書き込む(図3)。他の描画処理部13a、13c~12iでも同様な処理が行われる。画素情報の書き込みを完了したならば、図11で示すように描画完了通知メッセージ110a~110iを図形処理部10に送る。図形処理部10は、各通信処理部12a~12iからの描画完了通知メッセージ110a~110iを全て受信すると、図12で示すように画面更新要求メッセージ120を発信する。

【0031】画面更新要求メッセージ120を受信した通信処理部12a~12iの処理を通信処理部12bを例として説明する。画面更新要求メッセージ120を受信した通信処理部12bは、図13に示すように補正時

間90bの待ち時間の後、描画プロセッサ21(図3)に対して画面更新命令の発信134を行う。画面更新命令を受け取った描画プロセッサ21は、フレームメモリ22aの内容を信号線15b(図1、図3)に出力するように、信号線25(図3)を通じてセクタ23に指示を与える。この処理は、他の通信処理部12a、12c~12iと描画処理部13a、13c~13iでも同様に行われる。

【0032】図形処理部10は描画要求メッセージ100と画面更新要求メッセージ120を連続して発信する場合、描画要求メッセージ100の発信回数と画面更新要求メッセージ120の発信回数の差が、フレームメモリ22a~22eの数(ここでは5である)を越えないように制御する。また、描画処理部13a~13iでは、フレームメモリ22aに画素情報を書き込んだなら、次はフレームメモリ22bに画素情報を書き込んでいき、フレームメモリ22eまで書き込んだら次はフレームメモリ22aに戻る処理を繰り返す。

【0033】セクタ23も信号線15bに画素情報を出力するフレームメモリ22a~22eの選択を同様に変えて行く。このフレームメモリ22a~22eの選択において、図形処理部10が描画メッセージ100と画面更新要求メッセージ120の発信を制御しているため、フレームメモリ22a~22eの画素情報が信号線15bに出力される前に上書きされたりすることはない。

【0034】表示器16は図14に示すように表示コントロール140と表示デバイス142とから構成されている。表示コントローラ140は信号線15a~15iの信号を表示デバイス142の制御信号に変換して表示デバイス制御信号141に出力する。表示デバイス142はその制御信号により画面の映像を表示する。

【0035】第2の実施例について説明する。第2の実施例における構成と動作は表示器16以外は第1の実施例と同じである。図15に第2の実施例における表示器16の構成を示す。図15に示すように画面の表示領域毎に表示デバイス152a~152iと表示コントローラ150a~150iが割り当てられている。表示コントローラ150a~150iは、信号線15a~15iの信号を表示デバイス152a~152iの制御信号に変換して表示デバイス制御信号151a~151iに出力する。表示デバイス152a~152iは、その制御信号により画面に図形や文字を表示する。

【0036】上記の各実施例によれば、画面を複数の領域に分割してそれぞれの領域を専用の描画処理部で描画するため、高速に画面を描画することができる。描画処理部は、相互に通信回線で接続された構造であるため、表示画面の高解像度化により画素数が増えた場合でも通信処理部と描画処理部を追加することにより対応できる。また、それぞれの描画処理部が受け持つ画面の表示

領域の更新を同期して行なっているため、表示領域の更新がばらばらに行われることはない。

【0037】尚、上述の実施例は本発明の好適な実施の一例ではあるがこれに限定されるものではなく本発明の要旨を逸脱しない範囲において種々変形実施可能である。例えば、上記の実施例では、1フレームの画像データを9分割して処理したが、分割数は9に限られない。

【0038】

【発明の効果】以上の説明より明かなように、本発明の描画装置は、1の描画情報を相互に通信回線で接続された複数の通信処理手段へ伝達し、各々の描画処理手段により画素情報に変換され記憶される。記憶されたそれぞれの画素情報は表示手段で表示される。このように、1の描画情報を並列的に描画処理するためビデオ空間へのアクセスが分散され、処理の高速度化が可能となる。並列的な処理段数を増加することにより、描画情報の増加に柔軟な対応が可能となる。また、本発明はマルチビジョンシステムへの適用も可能である。

【図面の簡単な説明】

【図1】本発明の描画装置の実施例を示す回路構成ブロック図である。

【図2】図1の1の構成部を詳細に示した回路構成ブロック図である。

【図3】図1および図2の1の構成部である描画処理部をさらに詳細化した回路構成ブロック図である。

【図4】タイマーリセット要求メッセージの流れを説明するための図である。

【図5】タイマースタート要求メッセージの流れを説明するための図である。

【図6】タイマーストップ要求メッセージの流れを説明するための図である。

【図7】タイマー値通知メッセージの流れを説明するための図である。

【図8】最大タイマー値通知メッセージの流れを説明するための図である。

【図9】タイマー値と補正時間との関係を説明するための図である。

【図10】描画要求メッセージの流れを説明するための図である。

【図11】描画完了通知メッセージの流れを説明するための図である。

【図12】画面更新要求メッセージの流れを説明するための図である。

【図13】画面更新の同期の動作を説明するための図である。

【図14】表示器の構成例1を示す図である。

【図15】表示器の構成例2を示す図である。

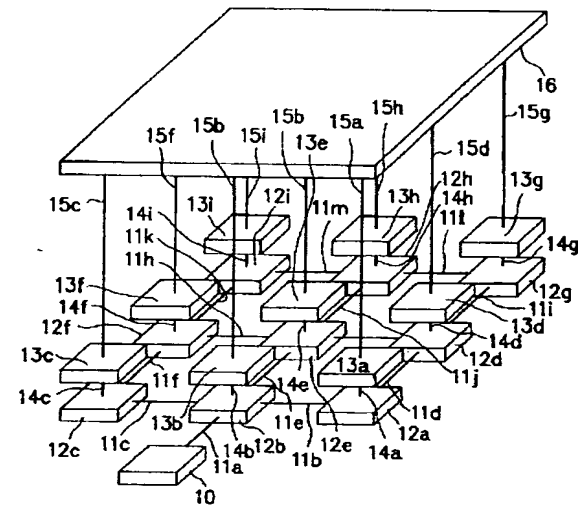
【図16】従来の描画装置の回路構成例を示すブロック図である。

【符号の説明】

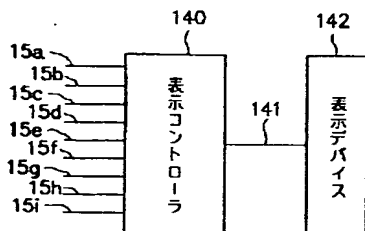
9

- 10 図形処理部
- 11 通信回線
- 12 通信処理部
- 13 描画処理部
- 14、15、24、25、26 信号線
- 16 表示器
- 21 描画プロセッサ
- 22 フレームメモリ
- 23 セレクタ
- 40 タイマリセット要求メッセージ
- 41 回線クローズ要求メッセージ
- 43 クローズされている回線
- 42 オープンされている回線
- 50 タイマースタート要求メッセージ
- 60 タイマーストップ要求メッセージ
- 70 タイマー値通知メッセージ
- 80 最大タイマー値通知メッセージ
- 90 補正時間
- 91 タイマー値

【図1】



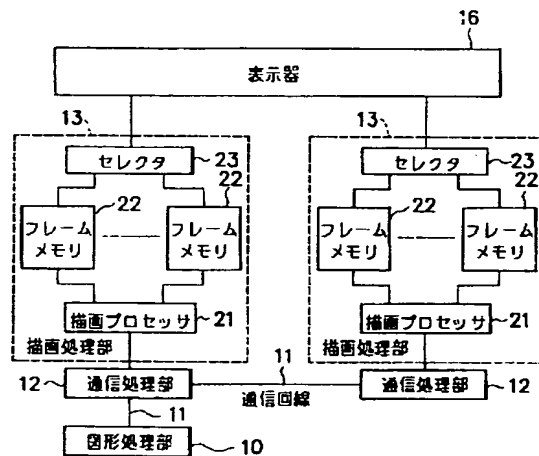
【図14】



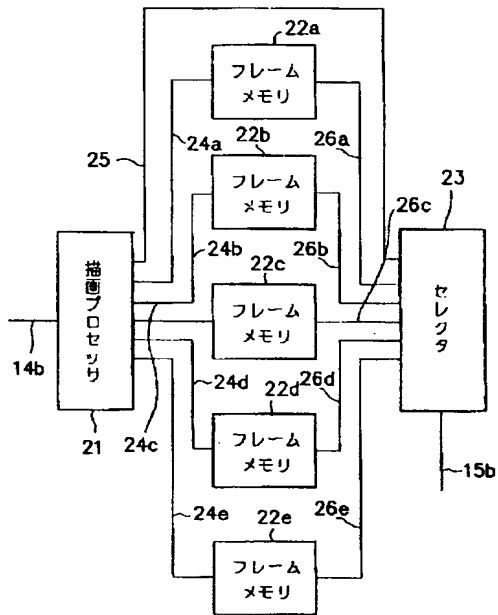
10

- 92 最大タイマー値
- 93、131 通信処理部の動作
- 94、130 図形処理部の動作
- 95 タイマースタート要求メッセージの送信
- 96 タイマースタート要求メッセージの受信
- 97 タイマーストップ要求メッセージの送信
- 98 タイマーストップ要求メッセージの受信
- 100 描画要求メッセージ
- 110 描画完了通知メッセージ
- 120 画面更新要求メッセージ
- 130 図形処理部の動作
- 131 通信処理部の動作
- 132 画面更新要求メッセージの送信
- 133 画面更新要求メッセージの受信
- 134 画面更新命令の発信
- 140、150 表示コントローラ
- 141 151 表示デバイス制御信号線
- 142、152 表示デバイス

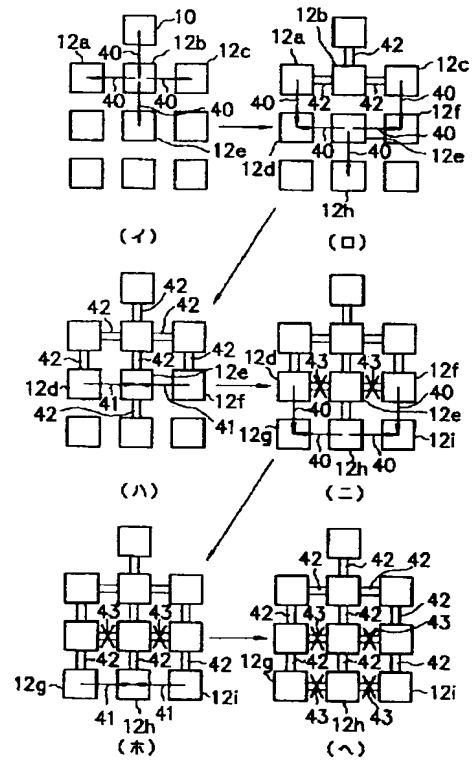
【図2】



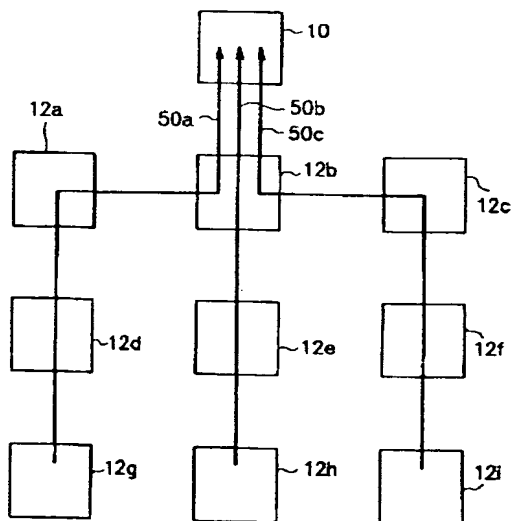
【図3】



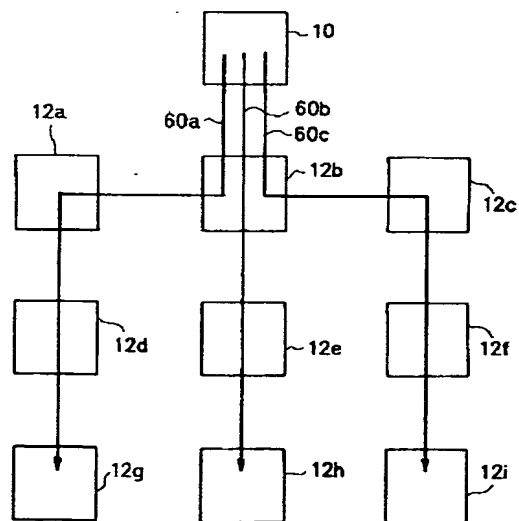
【図4】



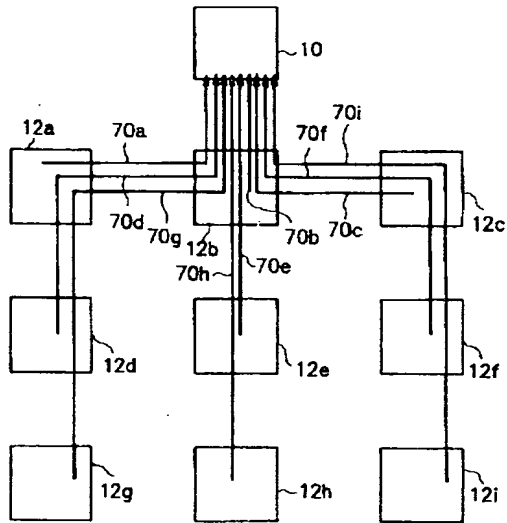
【図5】



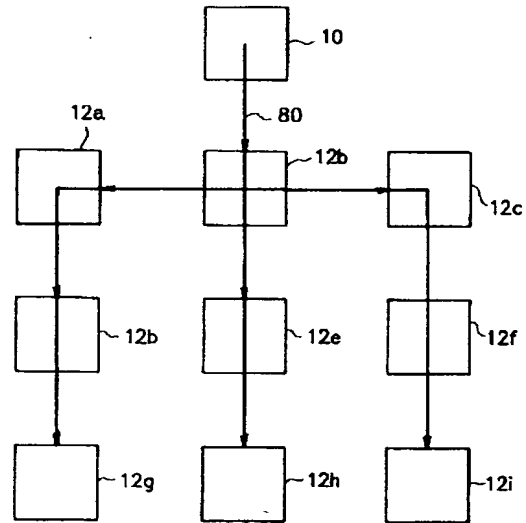
【図6】



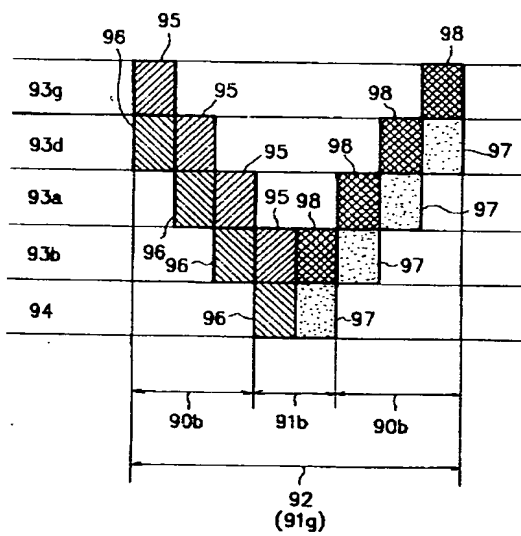
【図7】



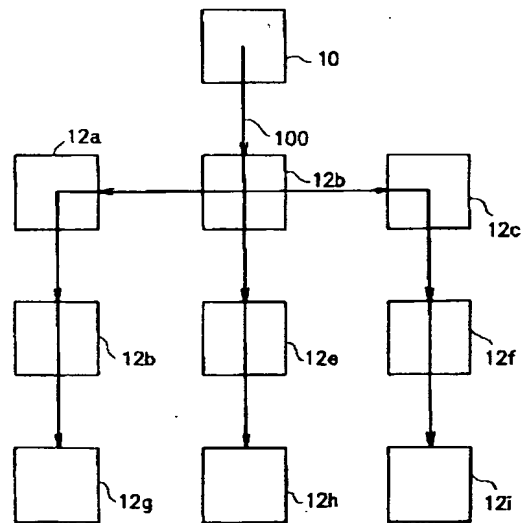
【図8】



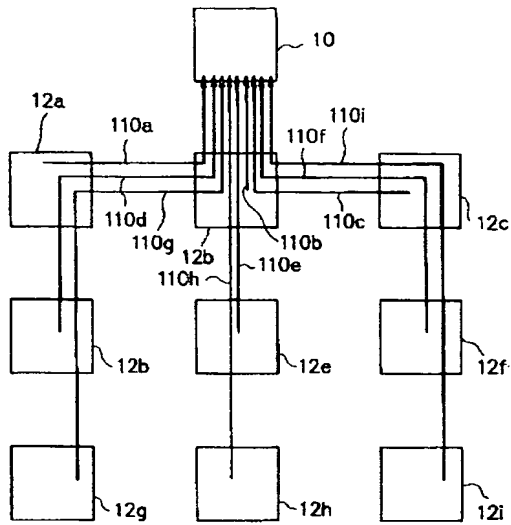
【図9】



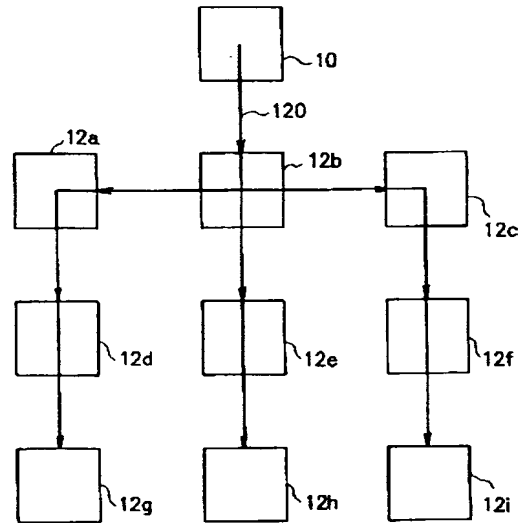
【図10】



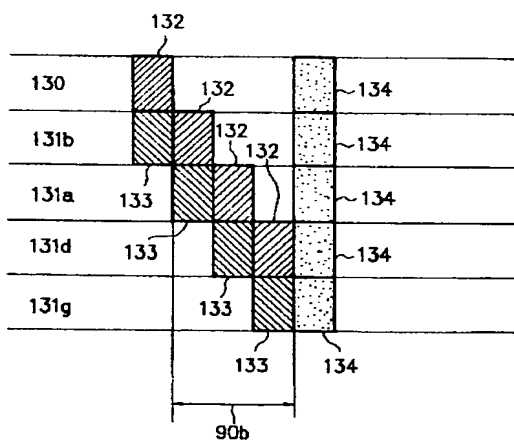
【図11】



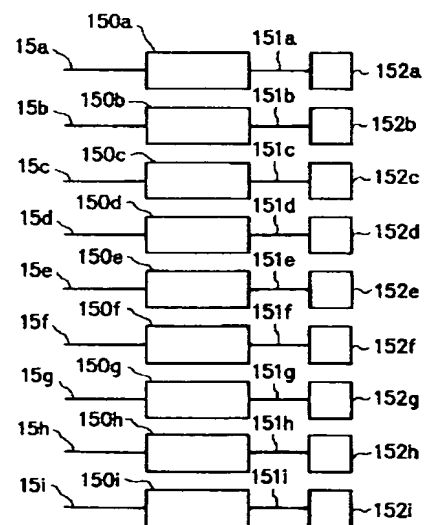
【図12】



【図13】



【図15】



【図16】

